

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

T. HAKAO
9/7/00
6073100
11f10

JC825 U.S. PTO

09/656715



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日
Date of Application:

1999年 9月14日

出 願 番 号
Application Number:

平成11年特許願第259675号

出 願 人
Applicant(s):

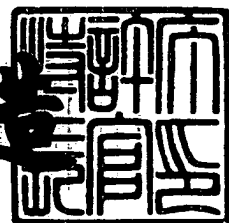
日本電気株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年 7月14日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3055193

【書類名】 特許願

【整理番号】 53209170

【提出日】 平成11年 9月14日

【あて先】 特許庁長官殿

【国際特許分類】 H04Q 7/38

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 外尾 智昭

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100088812

 【弁理士】

 【氏名又は名称】 ▲柳▼川 信

【手数料の表示】

 【予納台帳番号】 030982

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 送受信回路及びそれを用いた移動通信端末装置並びにその制御方法及びその制御プログラム記録媒体

【特許請求の範囲】

【請求項 1】 CDMA 方式の移動通信端末装置の送信回路であって、送信に必要な複数ビットのコードを生成するコード生成手段と、このコード生成手段の各ビットの値を記憶するための記憶手段と、前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと共に、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする制御手段と、を含むことを特徴とする送信回路。

【請求項 2】 CDMA 方式の移動通信端末装置の受信回路であって、受信に必要な複数ビットのコードを生成するコード生成手段と、このコード生成手段の各ビットの値を記憶するための記憶手段と、前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと共に、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする制御手段と、を含むことを特徴とする受信回路。

【請求項 3】 前記制御手段は、送信動作の開始後または送信用コードの変更後の最初のコード周期区間においては、前記コード生成手段を連続で動作させ送信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続送信単位区間（但し、前記コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に書き込む手段と、

2 番目以降の前記コード周期区間においては、送信を行う不連続送信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続送信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットしてからコード生成動作を行わせつつ送信データのこの生成コードによる処

理を行う手段と、

送信を行わない不連続送信単位区間においては前記コード生成手段の動作を停止する手段と、

を有することを特徴とする請求項 1 記載の送信回路。

【請求項 4】 前記制御手段は、

受信動作の開始後または受信用コードの変更後の最初のコード周期区間においては、前記コード生成手段を連続で動作させ受信データの前記コードによる処理を行い、同時に前記コード周期区間内における全ての不連続受信単位区間（コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に記憶する手段と、

2 番目以降の前記コード周期区間においては、受信を行う不連続受信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続受信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットしてからコード生成動作を行わせつつ受信データのこの生成コードによる処理を行う手段と、

受信を行わない不連続受信単位区間においては前記コード生成手段の動作を停止する手段と、

を有することを特徴とする請求項 2 記載の受信回路。

【請求項 5】 前記制御手段は、不連続送信動作において、送信を行う時間区間でのみ前記コード生成手段を動作させ、送信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする請求項 3 記載の送信回路。

【請求項 6】 前記制御手段は、不連続受信動作において、受信を行う時間区間でのみ前記コード生成手段を動作させ、受信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする請求項 4 記載の受信回路。

【請求項 7】 前記コード生成手段は、複数ビット構成のシフトレジスタであることを特徴とする請求項 1, 3, 5 いずれか記載の送信回路。

【請求項 8】 前記制御手段は、前記シフトレジスタのシフト動作の停止制

御をなすことにより前記コード生成手段の動作停止制御をなすようにしたことを特徴とする請求項 7 記載の送信回路。

【請求項 9】 前記コード生成手段は、複数ビット構成のシフトレジスタであることを特徴とする請求項 2, 4, 6 いずれか記載の受信回路。

【請求項 10】 前記制御手段は、前記シフトレジスタのシフト動作の停止制御をなすことにより前記コード生成手段の動作停止制御をなすようにしたことを特徴とする請求項 9 記載の受信回路。

【請求項 11】 請求項 1, 3, 5, 7, 8 いずれか記載の送信回路と、請求項 2, 4, 6, 9, 10 いずれか記載の受信回路とを含むことを特徴とする移動通信端末装置。

【請求項 12】 前記送信回路及び前記受信回路の前記コード生成手段を共用してなることを特徴とする請求項 11 記載の移動通信端末装置。

【請求項 13】 前記送受信回路の各コード生成手段を構成するシフトレジスタのうちビット数の少ない方のビット数を有する共用シフトレジスタ部分と、それ以外の残余のビット数を有する残余シフトレジスタ部分と、送受信用に必要な各コードを生成するための送受信用排他的論理和手段及びシフトレジスタタップと、前記排他的論理和手段の出力及び前記共用シフトレジスタの出力並びに残余シフトレジスタの出力を送受信に応じて切替える切替え手段とを有することを特徴とする請求項 12 記載の移動通信端末装置。

【請求項 14】 不連続伝送時における不連続受信単位区間では送信動作を停止し、不連続送信単位区間では受信動作を停止するよう構成された CDMA 方式の移動通信端末装置であって、

送信及び受信に必要な各コードを生成するコード生成用のシフトレジスタのうちビット数の少ない方のビット数を有する共用シフトレジスタ部分と、

それ以外の残余のビット数を有する残余シフトレジスタ部分と、

前記コードの各々を生成するための送受信用の排他的論理和手段及びシフトレジスタタップと、

前記排他的論理和手段の各出力及び前記共用シフトレジスタの出力並びに残余シフトレジスタの出力を送受信に応じて切替える切替え手段と、

を含むことを特徴とする移動通信端末装置。

【請求項 1 5】 送信に必要な複数ビットのコードを生成するコード生成手段を有する C D M A 方式の移動通信端末装置の送信制御方法であって、

前記コード生成手段の任意のタイミングにおける各ビットの値を記憶手段へ書き込む書き込みステップと、

前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップと、

を含むことを特徴とする送信制御方法。

【請求項 1 6】 受信に必要な複数ビットのコードを生成するコード生成手段を有する C D M A 方式の移動通信端末装置の受信制御方法であって、

前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと書き込みステップと、

前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップと、

を含むことを特徴とする受信制御方法。

【請求項 1 7】 前記書き込みステップは、

送信動作の開始後または送信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ送信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続送信単位区間（但し、前記コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に書き込むステップを有し、

前記読み出しステップは、

2 番目以降の前記コード周期区間において、送信を行う不連続送信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続送信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、

更に、しかる後に前記コード生成手段のコード生成動作を行わせつつ送信データのこの生成コードによる処理を行うステップと、

送信を行わない不連続送信単位区間においては前記コード生成手段の動作を停

止するステップと、

を含むことを特徴とする請求項 15 記載の送信制御方法。

【請求項 18】 前記書き込みステップは、

受信動作の開始後または受信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ受信データの前記コードによる処理を行い、同時に前記コード周期区間内における全ての不連続受信単位区間（コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に記憶するステップを有し、

前記読み出しステップは、

2 番目以降の前記コード周期区間において、受信を行う不連続受信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続受信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、

更に、しかる後に前記コード生成動作を行わせつつ受信データのこの生成コードによる処理を行うステップと、

受信を行わない不連続受信単位区間においては前記コード生成手段の動作を停止するステップと、

を含むことを特徴とする請求項 16 記載の受信制御方法。

【請求項 19】 前記不連続送信動作において、送信を行う時間区間でのみ前記コード生成手段を動作させ、送信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする請求項 17 記載の送信制御方法。

【請求項 20】 前記不連続受信動作において、受信を行う時間区間でのみ前記コード生成手段を動作させ、受信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする請求項 18 記載の受信制御方法。

【請求項 21】 送信に必要な複数ビットのコードを生成するコード生成手段を有する CDMA 方式の移動通信端末装置の送信制御方法の制御プログラムを記録した記録媒体であって、

前記プログラムは、

前記コード生成手段の任意のタイミングにおける各ビットの値を記憶手段へ書き込む書き込みステップと、

前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップと、
を含むことを特徴とする記録媒体。

【請求項 2 2】 受信に必要な複数ビットのコードを生成するコード生成手段を有する C D M A 方式の移動通信端末装置の受信制御方法の制御プログラムを記録した記録媒体であって、

前記プログラムは、

前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと書き込みステップと、

前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップと、
を含むことを特徴とする記録媒体。

【請求項 2 3】 前記書き込みステップは、

送信動作の開始後または送信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ送信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続送信単位区間（但し、前記コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に書き込むステップを有し、

前記読み出しステップは、

2 番目以降の前記コード周期区間において、送信を行う不連続送信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続送信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、

更に、しかる後に前記コード生成手段のコード生成動作を行わせつつ送信データのこの生成コードによる処理を行うステップと、

送信を行わない不連続送信単位区間においては前記コード生成手段の動作を停

止するステップと、

を含むことを特徴とする請求項 2 1 記載の記録媒体。

【請求項 2 4】 前記書き込みステップは、

受信動作の開始後または受信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ受信データの前記コードによる処理を行い、同時に前記コード周期区間内における全ての不連続受信単位区間（コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に記憶するステップを有し、

前記読み出しステップは、

2 番目以降の前記コード周期区間において、受信を行う不連続受信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続受信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、

更に、しかる後に前記コード生成動作を行わせつつ受信データのこの生成コードによる処理を行うステップと、

受信を行わない不連続受信単位区間においては前記コード生成手段の動作を停止するステップと、

を含むことを特徴とする請求項 2 2 記載の記録媒体。

【請求項 2 5】 前記不連続送信動作において、送信を行う時間区間でのみ前記コード生成手段を動作させ、送信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする請求項 2 3 記載の記録媒体。

【請求項 2 6】 前記不連続受信動作において、受信を行う時間区間でのみ前記コード生成手段を動作させ、受信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする請求項 2 4 記載の記録媒体。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は送受信回路及びそれを用いた移動通信端末装置並びにその制御方法及びその制御プログラム記録媒体に関し、特に C D M A（符号分割多元接続）方式

移動通信端末装置の送受信回路における拡散または逆拡散コードの生成方式の改良に関するものである。

【 0 0 0 2 】

【従来の技術】

C D M A方式の送受信部では、送受信データを処理するに必要な拡散及び逆拡散のためのコードを生成する。一般に、このコードはある一定の周期を持ったチップレートの信号である。従来の方式では、送受信部に対して送受信すべき物理チャネル（チャネル種別やコード番号など）が割り当てられた場合、シフトレジスタ構成のコード生成器が常時動作し、送受信に必要なコードを連続して出力するようになっている。

【 0 0 0 3 】

このような方式では、例えば、C D M A方式におけるT D Dモード（Time Division Duplex）やD T X制御（Discontinuous Transmission）、パケット伝送等のように、不連続な送受信動作を行う場合に、送受信を行わない時間区間においても、コード生成器が動作し続けることになり、余分な消費電流を浪費してしまうことになる。

【 0 0 0 4 】

そこで、かかる消費電力の浪費を防止する技術として、特開平 1 0 - 3 3 6 7 4 9 号公報に開示の技術が提案されている。図 8 は当該公報の技術を説明するための図である。図 8（A）を参照すると、アンテナ 1 1 1 よりの受信信号は増幅器 1 1 2 で増幅され、周波数変換器 1 1 3 で局部信号により周波数変換される。その変換出力はA D変換器 1 1 4 でディジタル信号に変換される。更に、逆拡散器 1 1 5 で拡散コード生成器 1 1 6 よりの拡散コードにより逆拡散され、その逆拡散出力は信号処理器 1 1 7 で信号処理され、端末インタフェース部 1 1 8 を通じてスピーカやパソコンなどの端末（図示せず）へ供給される。

【 0 0 0 5 】

拡散コード生成器 1 1 6 は、例えば図 8（B）に示すように、シフトレジスタ 1 2 1 の終段 S e より拡散コードが出力されると共に、その出力と途中のシフト段の出力とが排他的論理和が回路 1 2 2 でとられ、その出力が初段 S i に帰還入

力される。初期値として各シフト段に全てが“0”でないレジスタ値が入力され、シフトクロック毎に1段ずつ終段Se側にシフトされ、そのシフト毎にシフトレジスタ121の値(状態)が更新される。

【0006】

拡散コードにより決まった無線チャネルのみが端末インタフェース部118へ出力される。送信側の拡散コードと同期した拡散コードにより逆拡散をする必要があり、図示していない同期手段で拡散コード生成器116は受信信号の拡散コードに同期するようになされている。しかも、この同期は常に維持する必要がある。間欠受信を行う点からは、受信動作停止時には、拡散コード生成器116も、停止した方が消費電力の点から好ましい。しかし、送信側の拡散コードとの同期を維持する点から、図8(C)に示すように、シフトレジスタ121のレジスタ値(状態)を随時読み出すことができる機能123が設けられ、その読み出したレジスタ値から、停止時間に応じた更新すべきレジスタ値がレジスタ値計算機能124で計算され、またその計算された更新すべきレジスタ値を随時、シフトレジスタ121に設定機能125により設定することができるようになる。

【0007】

次に、動作を説明する。まず、レジスタ121を動作状態にし、また受信回路も動作状態にする。その後、シフトクロックが発生するとレジスタ121を1ビットシフトし、受信回路をオフとする時刻になったかを調べ、その時刻になっていなければシフトクロックが来るとレジスタ121を1ビットシフトし、再びオフ時刻になったかを調べる。ここでオフ時刻になると、その時のレジスタ121のレジスタ値を読み出し機能123で読み取り、計算機能124へ与える。

【0008】

計算機能124は、次に受信回路をオンにする時刻までにレジスタ121をシフトクロックでシフトさせ、つまり状態更新した時のレジスタ値(更新状態)を計算する。この更新レジスタ値を設定機能125でレジスタ121に設定し、その後、レジスタ121の動作を停止し、また受信回路の動作を停止する。但し、レジスタ121のレジスタ値は先に設定された更新レジスタ値に保持されている。

【0009】

この状態で次に受信回路を動作させるべき時刻、つまりオン時刻になるのを待つ。オン時刻になると、最初のステップに移って前述した動作を再開する。この時、レジスタ121は先に設定された更新レジスタ値からシフト動作を行う。つまり、レジスタ121は動作停止を行わずに動作を継続していたと同一のレジスタ値で動作を再開する。よって送信側の拡散コードとの同期は維持されるのである。

【0010】

【発明が解決しようとする課題】

上述した図8に示す特開平10-336749号公報記載の技術においては、コード生成のためのコード生成器116を構成するシフトレジスタ121の動作停止時または動作停止後の動作再開時において、動作停止時間に応じたレジスタ更新状態をレジスタ値計算機能124によって計算し、この計算結果をレジスタ121にセットするようになっている。そのために、動作停止時間の測定のためのタイマや、レジスタ値計算機能124を実現するためのCPU（演算装置）等が必要であって、これ等タイマやCPUはレジスタ動作停止時でも動作を停止させることはできず、よって消費電力の抑制の面ではまだ十分ではないという問題がある。

【0011】

本発明の目的は、不連続な送信動作を行う場合に送信を行わない時間区間においてはコード生成器を含めてそれに関連する他の動作をも停止せしめて、余分な消費電流の浪費の防止を、簡単な構成で実現可能とした送受信回路及びそれを用いた移動通信端末装置並びにその制御方法及びその制御プログラム記録媒体を提供することである。

【0012】

【課題を解決するための手段】

本発明によれば、CDMA方式の移動通信端末装置の送信回路であって、送信に必要な複数ビットのコードを生成するコード生成手段と、このコード生成手段の各ビットの値を記憶するための記憶手段と、前記コード生成手段の任意のタイ

ミングにおける各ビットの値を前記記憶手段へ書き込むと共に、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各ビットにセットする制御手段とを含むことを特徴とする送信回路が得られる。

【0013】

そして、この送信回路の前記制御手段は、送信動作の開始後または送信用コードの変更後、最初のコード周期区間においては、前記コード生成手段を連続で動作させ送信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続送信単位区間（但し、コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段へ書き込む手段と、その後、2番目以降の前記コード周期区間においては、送信を行う不連続送信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続送信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各ビットにセットしてからシフト動作させ、送信データのコードによる処理を行う手段と、送信を行わない不連続送信単位区間においては前記コード生成手段の動作を停止する手段とを有することを特徴とする。

【0014】

更に、前記制御手段は、不連続送信動作において、送信を行う時間区間でのみ前記コード生成手段を動作させ、送信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする。

【0015】

また、本発明によれば、CDMA方式の移動通信端末装置の受信回路であって、受信に必要な複数ビットのコードを生成するコード生成手段と、このコード生成手段の各ビットの値を記憶するための記憶手段と、前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと共に、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各ビットにセットする制御手段とを含むことを特徴とする受信回路が得られる。

【0016】

そして、この受信回路の前記制御手段は、受信動作の開始後または受信用コー

ドの変更後、最初のコード周期区間においては、前記コード生成手段を連続で動作させ受信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続受信単位区間（コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に記憶する手段と、その後、2番目以降の前記コード周期区間においては、受信を行う不連続受信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続受信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各ビットにセットしてからシフト動作させ、受信データのコードによる処理を行う手段と、受信を行わない不連続受信単位区間においては前記コード生成手段の動作を停止する手段とを有することを特徴とする。

【0017】

更に、前記制御手段は、不連続受信動作において、受信を行う時間区間でのみ前記コード生成手段を動作させ、受信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする。

【0018】

更にはまた、本発明によれば、上述した送信回路と受信回路とを含むことを特徴とする移動通信端末装置が得られる。そして、前記送信回路及び前記受信回路の前記コード生成手段を共用してなることを特徴とする。また、前記送受信回路の各コード生成手段を構成するシフトレジスタのうちビット数の少ない方のビット数を有する共用シフトレジスタ部分と、それ以外の残余のビット数を有する残余シフトレジスタ部分と、送受信に必要の各コードを生成するための送受信用排他的論理和手段及びシフトレジスタタップと、前記排他的論理和手段の出力及び前記共用シフトレジスタの出力並びに残余シフトレジスタの出力を送受信に応じて切替える切替え手段とを有することを特徴とする。

【0019】

更に、本発明によれば、不連続伝送時における不連続受信単位区間では送信動作を停止し、不連続送信単位区間では受信動作を停止するよう構成されたCDMA方式の移動通信端末装置であって、送信及び受信に必要な各コードを生成するコード生成用のシフトレジスタのうちビット数の少ない方のビット数を有する共

用シフトレジスタ部分と、それ以外の残余のビット数を有する残余シフトレジスタ部分と、前記コードの各々を生成するための送受信の排他的論理和手段及びシフトレジスタタップと、前記排他的論理和手段の各出力及び前記共用シフトレジスタの出力並びに残余シフトレジスタの出力を送受信に応じて切替える切替え手段とを含むことを特徴とする移動通信端末装置が得られる。

【 0 0 2 0 】

また、本発明によれば、送信に必要な複数ビットのコードを生成するコード生成手段を有するCDMA方式の移動通信端末装置の送信制御方法であって、前記コード生成手段の任意のタイミングにおける各ビットの値を記憶手段へ書き込む書き込みステップと、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップとを含むことを特徴とする送信制御方法が得られる。

【 0 0 2 1 】

そして、前記書き込みステップは、送信動作の開始後または送信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ送信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続送信単位区間（但し、前記コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に書き込むステップを有し、前記読み出しステップは、2番目以降の前記コード周期区間において、送信を行う不連続送信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続送信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、更に、しかる後に前記コード生成手段のコード生成動作を行わせつつ送信データのこの生成コードによる処理を行うステップと、送信を行わない不連続送信単位区間においては前記コード生成手段の動作を停止するステップとを含むことを特徴とする。

【 0 0 2 2 】

また、前記不連続送信動作において、送信を行う時間区間でのみ前記コード生成手段を動作させ、送信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする。

【 0 0 2 3 】

更に本発明によれば、受信に必要な複数ビットのコードを生成するコード生成手段を有するCDMA方式の移動通信端末装置の受信制御方法であって、前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと書き込みステップと、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップとを含むことを特徴とする受信制御方法が得られる。

【 0 0 2 4 】

そして、前記書き込みステップは、受信動作の開始後または受信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ受信データの前記コードによる処理を行い、同時に前記コード周期区間内における全ての不連続受信単位区間（コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に記憶するステップを有し、前記読み出しステップは、2番目以降の前記コード周期区間において、受信を行う不連続受信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続受信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、更に、しかる後に前記コード生成動作を行わせつつ受信データのこの生成コードによる処理を行うステップと、受信を行わない不連続受信単位区間においては前記コード生成手段の動作を停止するステップとを含むことを特徴とする。

【 0 0 2 5 】

また、前記不連続受信動作において、受信を行う時間区間でのみ前記コード生成手段を動作させ、受信を行わない時間区間では前記コード生成手段の動作を停止するようにしたことを特徴とする。

【 0 0 2 6 】

更にはまた、本発明によれば、送信に必要な複数ビットのコードを生成するコード生成手段を有するCDMA方式の移動通信端末装置の送信制御方法の制御プログラムを記録した記録媒体であって、前記プログラムは、前記コード生成手段の任意のタイミングにおける各ビットの値を記憶手段へ書き込む書き込みステッ

ブと、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップとを含むことを特徴とする記録媒体が得られる。

【 0 0 2 7 】

そして、前記書き込みステップは、送信動作の開始後または送信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ送信データのコードによる処理を行い、同時に前記コード周期区間内における全ての不連続送信単位区間（但し、前記コード周期区間よりも短い）の先頭タイミングにおける前記コード生成手段の各ビットの値を前記記憶手段に書き込むステップを有し、前記読み出しステップは、2 番目以降の前記コード周期区間において、送信を行う不連続送信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続送信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、更に、しかる後に前記コード生成手段のコード生成動作を行わせつつ送信データのこの生成コードによる処理を行うステップと、送信を行わない不連続送信単位区間においては前記コード生成手段の動作を停止するステップとを含むことを特徴とする。

【 0 0 2 8 】

また、本発明によれば、受信に必要な複数ビットのコードを生成するコード生成手段を有する CDMA 方式の移動通信端末装置の受信制御方法の制御プログラムを記録した記録媒体であって、前記プログラムは、前記コード生成手段の任意のタイミングにおける各ビットの値を前記記憶手段へ書き込むと書き込みステップと、前記記憶手段に記憶された各ビットの値を任意のタイミングで読み出して前記コード生成手段の各対応ビットにセットする読み出しステップとを含むことを特徴とする記録媒体が得られる。

【 0 0 2 9 】

そして、前記書き込みステップは、受信動作の開始後または受信用コードの変更後の最初のコード周期区間において、前記コード生成手段を連続で動作させ受信データの前記コードによる処理を行い、同時に前記コード周期区間内における全ての不連続受信単位区間（コード周期区間よりも短い）の先頭タイミングにお

ける前記コード生成手段の各ビットの値を前記記憶手段に記憶するステップを有し、前記読み出しステップは、2番目以降の前記コード周期区間において、受信を行う不連続受信単位区間の先頭タイミングで、前記記憶手段に記憶されたその不連続受信単位区間に対応したビット列を読み出し、そのビット列を前記コード生成手段の各対応ビットにセットするステップを有し、更に、しかる後に前記コード生成動作を行わせつつ受信データのこの生成コードによる処理を行うステップと、受信を行わない不連続受信単位区間においては前記コード生成手段の動作を停止するステップとを含むことを特徴とする。

【0030】

本発明の作用を述べる。本発明では、シフトレジスタ構成のコード生成器によって生成されるコードを、その生成コードの一周期より短い周期、具体的には不連続伝送を行う単位時間に分けて考える。以後、コードの一周期に当たる時間区間を「コード周期区間」、不連続伝送を行う単位時間区間のことを「不連続伝送単位区間」と呼ぶことにする。両者の間には、「不連続伝送単位区間 \leq コード周期区間」の関係が成り立つ。例えば、TDDモードでは、スロット時間(<コード周期)単位で不連続伝送を行うため、コードをスロット時間単位に分けて考える。

【0031】

送信部において、送信動作を開始後または送信に必要なコードを変更後、最初のコード周期区間においては、コード生成用シフトレジスタを連続で動作させ送信データのコードによる処理を行う。この時、すべての不連続伝送単位区間の先頭タイミングにおけるコード生成用シフトレジスタの値をメモリに記憶しておく。

【0032】

その後、2番目以降のコード周期区間においては、送信を行う不連続伝送単位区間の先頭タイミングで、メモリに記憶された対応する不連続伝送単位区間用のシフトレジスタ値を読み出し、その値をコード生成用シフトレジスタにセットしてからシフト動作させ、送信データのコードによる処理を行う。送信を行わない不連続伝送単位区間においては、コード生成用シフトレジスタの動作を停止する。

。また、受信部においても同様の動作をなすものとする。

【 0 0 3 3 】

【発明の実施の形態】

以下に図面を参照しつつ本発明の実施例につき説明する。図 1 は本発明の送信回路部分の全体構成を示すブロック図である。図 1 を参照すると、アンテナ 1 及び無線部 2 はデータの送受信をなすものである。送信部 1 0 は前段の図示せぬ音声符号化部等からの送信データを拡散符号化处理して無線部 2 へ供給するものである。

【 0 0 3 4 】

この送信回路部分 1 0 は、拡散部 1 1 と、タイミング生成部 1 2 と、コード生成部 1 3 と、メモリ部 1 4 と、F E C 部 1 5 とからなっている。拡散部 1 1 は、例えば、拡散やスクランブル処理等の送信データのコードによる処理を行う機能を有する。タイミング生成部 1 2 はコードによる処理やコード生成に必要なタイミング信号を生成するものである。

【 0 0 3 5 】

コード生成部 1 3 は複数ビットのシフトレジスタ構成であり、必要なコードを生成するためのものである。メモリ部 1 4 は各不連続伝送単位区間の先頭タイミングにおけるコード生成用シフトレジスタの値を記憶しておくものである。F E C (Forward Error Correction) 部 1 5 は送信データのコードによる処理に先立ってデータの処理をするものであり、例えば、C R C (Cyclic Redundancy Code) の計算、誤り訂正符号化、インターリーブ処理等をなすものであり、本発明には特に関係しないものであり、よってその説明は省略する。

【 0 0 3 6 】

更に、制御部 1 6 及び記録媒体 1 7 が設けられており、制御部 1 6 は送信部 1 0 内の、特にタイミング生成部 1 2、コード生成部 1 3、メモリ部 1 4 の動作制御を行うものであり、一般には C P U にて構成される。この場合、当該 C P U は記録媒体 1 7 に予め格納されているプログラムを読み込んで、このプログラムに従って各部の動作制御を行うものである。尚、記録媒体 1 7 としては、不揮発性に限らず揮発性のメモリであっても良く、また磁気ディスクや光ディスクや、更

には光磁気ディスクや、またフラッシュメモリ等の種々の記録媒体を使用することが出来るものである。

【 0 0 3 7 】

次に、図 2 を参照すると、本発明の受信回路部分の全体構成を示すブロック図である。図 2 において、アンテナ 1 及び無線部 2 は図 1 に示した送信部 1 0 と共用されるものである。受信部 2 0 はいわゆるフィンガー受信部であり、逆拡散部 2 1 と、タイミング生成部 2 2 と、コード生成部 2 3 と、メモリ部 2 4 と、チャネル推定部 2 5 とを有している。

【 0 0 3 8 】

逆拡散部 2 1 は、例えば逆拡散等の受信データのコードによる処理を行う。タイミング生成部 2 2 はコードによる処理やコード生成に必要なタイミング信号を生成するものである。コード生成部 2 3 は複数ビットからなるシフトレジスタ構成であり、必要なコードを生成するためのものである。メモリ部 2 4 は各不連続伝送単位区間の先頭タイミングにおけるコード生成用シフトレジスタの値を記憶しておくものである。チャネル推定部 2 5 はコード処理後の受信データの処理を行って、図示せぬ後段のレーク (Rake) 合成回路へ出力するものであって、本発明には特に関係しないので、その説明は省略する。

【 0 0 3 9 】

更に、受信部 2 0 の各部動作制御をなす CPU 構成の制御部 2 6 と、この制御部の動作手順を予めプログラムの形で格納した記録媒体 2 7 とが設けられており、記録媒体 2 7 は図 1 で述べた記録媒体 1 7 と同等である。

【 0 0 4 0 】

図 3 は図 1, 2 に示した送受信部 1 0, 2 0 の動作を説明するための詳細図であり、送信部及び受信部は同一機能であるために、図 3 では、これ等を共通に示している。図 3 を参照すると、コード生成用シフトレジスタ 3 1 は送信または受信に必要なコードを生成し、拡散部 1 1 または逆拡散部 2 1 へ出力する。尚、図 3 では簡略化して示しており、実際に使用されているものはより複雑となっており、またこのレジスタ 3 1 のビット数やコード生成のためのタップ導出位置もあくまでも一例を示すものとする。

【 0 0 4 1 】

コード生成用シフトレジスタ 3 1 は、本例では、1 8 ビット構成のシフトレジスタであり、第一ビット（最下位ビット）及び第八ビットの各タップ出力を排他的論理和回路 3 2 により排他論理和演算を行い、その出力を最上位ビット（第十八ビット）へ入力せしめ、第一ビット（最下位ビット）から生成コードを出力する構成である。

【 0 0 4 2 】

メモリインターフェース 3 3 はタイミング生成部 1 2（または 2 2）から供給される適切なタイミングに基いて、メモリ部 1 4（または 2 4）からシフトレジスタ 3 1 のための各ビット値を読み出し、コード生成用シフトレジスタ 3 1 にセットする。また、タイミング生成部 1 2（または 2 2）から供給される適切なタイミングに基いて、コード生成用シフトレジスタ 3 1 の各ビット値を読み出し、メモリ部 1 4（または 2 4）に書き込む。

【 0 0 4 3 】

この生成コードは、送信回路の場合には、拡散部 1 1 へ供給されて送信データのコードによる処理がなされ、また受信回路の場合には、逆拡散部 2 1 へ供給されて受信データのコードによる処理がなされるのである。

【 0 0 4 4 】

メモリ部 1 4（または 2 4）は、各不連続伝送単位区間の先頭タイミングにおけるコード生成用シフトレジスタ 3 1 の各ビット値を記憶しておくものであり、そのメモリ数 n は最大で 1 つのコード周期区間内に存在する不連続伝送単位区間の数だけ必要となるが、実際にデータ伝送を行う可能性のある不連続伝送単位区間の数だけでも良い。そのビット数はコード生成用シフトレジスタ 3 1 と同じビット数が必要である。

【 0 0 4 5 】

図 4 に本発明の動作フロー（送信部と受信部で共通）、図 5 に送信部の動作タイミング、図 6 に受信部の動作タイミングを、夫々示している。図 5、6 は 1 つのコード周期区間（コード生成部 1 3（2 3）による生成コードの一周期に相当する期間）内に 1 6 個の不連続伝送単位区間が存在する場合の例である。従って

、この場合には、メモリを 1 6 個設けているが、データの伝送を行わない不連続伝送単位区間（スロットとも称する）に関してはメモリを持たなくても良い。

【 0 0 4 6 】

先ず、必要なコードを新規に設定または変更する（ステップ S 1）。コード値はメモリ部 1 4（2 4）の不連続伝送単位区間 1 用メモリへ書き込む。すなわち、メモリ部の不連続伝送単位区間 1 用メモリには、設定するコード値そのものが格納される。

【 0 0 4 7 】

次に、不連続コード生成をオフ（OFF）とする（ステップ S 2）。不連続コード生成とは、データの伝送を行う不連続伝送単位区間においてのみコード生成用シフトレジスタ 3 1 によって必要なコードを生成し、データの伝送を行わない不連続伝送単位区間においてはコード生成用シフトレジスタ 3 1 の動作を停止する機能である。すなわち、ここではコード生成用シフトレジスタ 3 1 を常時動作させる。

【 0 0 4 8 】

次に、コード生成用シフトレジスタ 3 1 に、ステップ S 1 で設定されたコード値をセットする（ステップ S 3）。そして、コード生成用シフトレジスタ 3 1 をシフト動作して必要なコードを生成する（ステップ S 4）。

【 0 0 4 9 】

データの伝送中は、タイミング生成部 1 2（2 2）の不連続伝送単位区間カウンタ（図示せず）が常時動作しており、コード生成部 1 3（2 3）内のメモリインターフェース 3 3 に対して、不連続伝送単位区間タイミング信号と、不連続伝送単位区間ナンバー信号とを常時出力している（ステップ S 5）。

【 0 0 5 0 】

メモリインターフェース 3 3 はタイミング生成部 1 2（2 2）からの不連続伝送単位区間タイミング信号により、不連続伝送単位区間の終了タイミングかどうかを判定する（ステップ S 6）。その結果、不連続伝送単位区間の終了タイミングであった場合はステップ S 7 へ進み、不連続伝送単位区間の終了タイミングでなかった場合はステップ S 4 へ戻り、コード生成を続ける。但し、ステップ S 7

以降へ進む場合にもコード生成は連続的に続くものとする。

【0051】

不連続伝送単位区間の終了タイミング時点でのコード生成用シフトレジスタ 31 の値をメモリ部 14 (24) に書き込む (ステップ S7)。どのメモリに書き込むかは、タイミング生成部 12 (22) からの不連続伝送単位区間ナンバーの値に基いて決定されるものである。

【0052】

コード周期区間内の最後の不連続伝送単位区間を除くすべての不連続伝送単位区間の終了時点 (不連続伝送単位区間 1 終了、不連続伝送単位区間 2 終了、…、不連続伝送単位区間 $n-1$ 終了) におけるメモリへの書き込みが終了したら (ステップ S8)、ステップ S9 へ、それ以外の場合はステップ S4 へ戻りコード生成を続ける (最後の不連続伝送単位区間の終了時点におけるメモリへの書き込みは必要ない。不連続伝送単位区間 1 の先頭におけるコード生成用シフトレジスタ 31 の値は、ステップ S1 で設定されたコード値そのものにリセットされる)。そして、不連続コード生成を ON (オン) とし (ステップ S9)、コード生成用シフトレジスタ 31 をシフト動作して必要なコードを生成する (ステップ S10)。この動作はステップ S4 と同じであり、ステップ S5 ～ステップ S9 の間も連続的に続いているものとする。

【0053】

メモリインターフェース 33 はタイミング生成部 12 (22) からの不連続伝送単位区間タイミング信号により、不連続伝送単位区間の終了タイミングかどうかを判定する (ステップ S11)。その結果、不連続伝送単位区間の終了タイミングであった場合はステップ S12 へ、不連続伝送単位区間の終了タイミングでなかった場合はステップ S10 へ戻りコード生成を続ける。

【0054】

また、メモリインターフェース 33 はタイミング生成部 12 (22) からの不連続伝送単位区間ナンバー信号により、次の不連続伝送単位区間がデータの伝送を行う不連続伝送単位区間であるかを判定する (ステップ S12)。その結果、次の不連続伝送単位区間がデータの伝送を行う不連続伝送単位区間の場合はステ

ップ S 1 3 へ、データの伝送を行わない不連続伝送単位区間の場合はステップ S 1 4 へ進む。

【 0 0 5 5 】

データの伝送を行う不連続伝送単位区間の場合、メモリインターフェース 3 3 はステップ S 7 でメモリ部 1 4 (4 4) に書き込んだ不連続伝送単位区間の終了時のシフトレジスタの値を読み出し、コード生成用シフトレジスタ 3 1 にセットする (ステップステップ S 1 3) 。どのメモリから読み出すかは、タイミング生成部 1 2 (2 2) からの不連続伝送単位区間ナンバーの値に基いて決定する。コード生成用シフトレジスタ 3 1 にビット値をセットしたら、ステップ S 1 0 へ戻りコード生成を続ける。

【 0 0 5 6 】

ステップ S 1 2 において、データの伝送を行わない不連続伝送単位区間の場合、コード生成用シフトレジスタ 3 1 はシフト動作を停止、すなわちコード生成を停止する (ステップ S 1 4) 。メモリインターフェース 3 3 はタイミング生成部 1 2 (2 2) からの不連続伝送単位区間タイミング信号により、不連続伝送単位区間の終了タイミングかどうかを判定する (ステップ S 1 5) 。その結果、不連続伝送単位区間の終了タイミングであった場合はステップ S 1 2 へ、不連続伝送単位区間の終了タイミングでなかった場合は、コード生成用シフトレジスタ 3 1 のシフト動作を停止し続ける (ステップ S 1 4) 。

【 0 0 5 7 】

尚、上述の不連続送受信のパターン (図 5 , 6 の物理チャネルのパターン) は、送信の場合は、移動通信端末側において送信すべきデータが存在する場合のパターンであり、受信の場合は、送信基地局からこのパターンが予め移動通信端末側へ告知されるものとし、図 5 , 6 に示した物理チャネルのパターンは単に一例を示したものである。

【 0 0 5 8 】

TDD モード等の様に、送信と受信を同時に行わないと仮定した場合、本発明においては、送受信用のコード生成器を共通化することが可能である。この場合の構成を図 7 に示している。図 7 において、メモリ部 1 4 0 は送信不連続伝送単

位区間用と受信不連続伝送単位区間用とのメモリを夫々有しており、図1の送信用コード生成部23と図2の受信用コード生成部33とを、図7の様に共通化してメモリ部140としている。送信を行う不連続伝送単位区間では、必ず受信動作を停止するため、送信を行う不連続伝送単位区間の先頭で、メモリ部140から対応する送信不連続伝送単位区間用のシフトレジスタ値を読み出し、送受信共用コード生成用シフトレジスタ310にセットし、送信に必要なコードを生成する。

【0059】

受信を行う不連続伝送単位区間では、必ず送信動作を停止するため、受信を行う不連続伝送単位区間の先頭で、メモリ部140から対応する受信不連続伝送単位区間用のシフトレジスタ値を読み出し、送受信共用コード生成用シフトレジスタ310にセットし、受信に必要なコードを生成する。タイミング生成部120はコードの生成に必要なタイミング信号に加えて、送信／受信の切替信号（不連続伝送単位区間を単位とする）を生成する。

【0060】

本実施例では、送信用コードと受信用コードのコード生成器が同じシフトレジスタ構成（同一ビット数構成）であれば問題はないが、両者の構成が異なる場合は、図7に示す工夫が必要となる。以下、図7を用いて説明する。送受信共用コード生成用シフトレジスタ310はタイミング生成部120からの送受信切り替え信号に従って送信または受信に必要なコードを生成し、拡散部11または逆拡散部21へ出力する。このシフトレジスタのビット数は送受信のうちビット数の多い方に合わせられる。図7では、送信用シフトレジスタ15ビット、受信用シフトレジスタ18ビットの場合の例であり、簡略化して示されており、実際のはより複雑であって、ビット数やタップの位置等は実際に使用されているものとは異なる。

【0061】

メモリインターフェース330はタイミング生成部120からの送受信切り替え信号及び適切なタイミングに従ってメモリ部140からシフトレジスタ値を読み出し、送受信共用コード生成用シフトレジスタ310にセットする。また、タ

イミング生成部 120 からの送受信切り替え信号及び適切なタイミングに従って送受信共用コード生成用シフトレジスタ 310 の値を読み出し、メモリ部 140 に書き込む。

【0062】

逆拡散部 21 は、例えば、逆拡散等の受信データのコードによる処理を行うものである。また、タイミング生成部 120 はコードによる処理やコード生成に必要なタイミング信号を生成し、また送受信の切り替え信号（不連続伝送単位区間を単位とする）を生成する。送受信共用コード生成部 130 は送受信共用コード生成用シフトレジスタ 310 とメモリインターフェース 330 とを有する。

【0063】

メモリ部 140 は各不連続伝送単位区間の先頭タイミングにおける送受信共用コード生成用シフトレジスタ 310 の値を記憶しておくための送信不連続伝送単位区間用メモリと受信不連続伝送単位区間用メモリとの両方を備えており、ビット数はそれぞれのコード生成用シフトレジスタのビット数に一致する。拡散部 11 は、例えば、拡散やスクランブル処理等の送信データのコードによる処理を行うものである。

【0064】

【発明の効果】

本発明によれば、CDMA方式の送信部及び受信部において、TDDモードやDTX制御、パケット伝送等の時間的に不連続なデータ伝送を行う場合、送受信に必要なコードを使用しない時間区間のコード生成動作を停止するようにしているので、消費電流を削減することができるという効果がある。

【0065】

特に、本発明では、コード生成用シフトレジスタの動作停止時のレジスタの値をメモリに記憶しておき、動作再開時にメモリからこの記憶値を読み出してレジスタにセットする様にしているので、特開平 10-336749 号公報の技術の様に、レジスタの動作停止中での動作停止時間の測定機能や、動作停止時間に応じたレジスタ更新状態の計算機能が不要となって、コード生成のための機能をほぼ停止させることができ、よって消費電力がより削減できるという効果がある。

【図面の簡単な説明】

【図 1】

本発明の送信部分の構成を示す図である。

【図 2】

本発明の受信部分の構成を示す図である。

【図 3】

本発明のコード生成部の詳細を説明するための図である。

【図 4】

本発明の実施例の動作を示すフローチャートである。

【図 5】

本発明の送信時の動作を示すタイミングチャートである。

【図 6】

本発明の受信時の動作を示すタイミングチャートである。

【図 7】

本発明の他の実施例の構成図である。

【図 8】

従来例を示す図である。

【符号の説明】

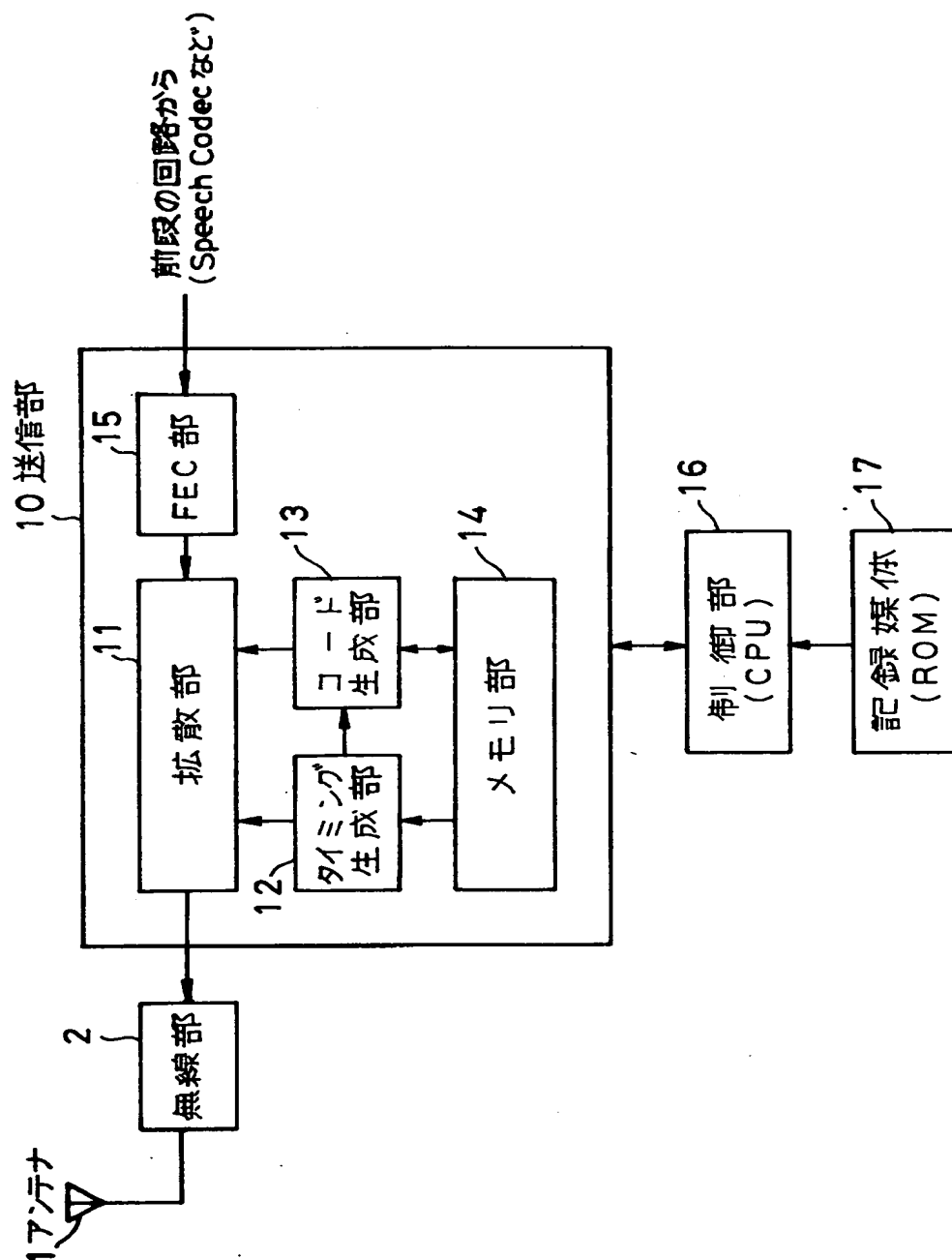
- 1 アンテナ
- 2 無線部
- 10 送信部
- 11 拡散部
- 12, 22, 120 タイミング生成部
- 13, 23 コード生成部
- 14, 24, 140 メモリ部
- 15 FEC部
- 20 フィンガー受信部
- 25 チャンネル推定部
- 31, 310 コード生成用シフトレジスタ

32, 321, 322 EXOR (排他的論理和) 回路

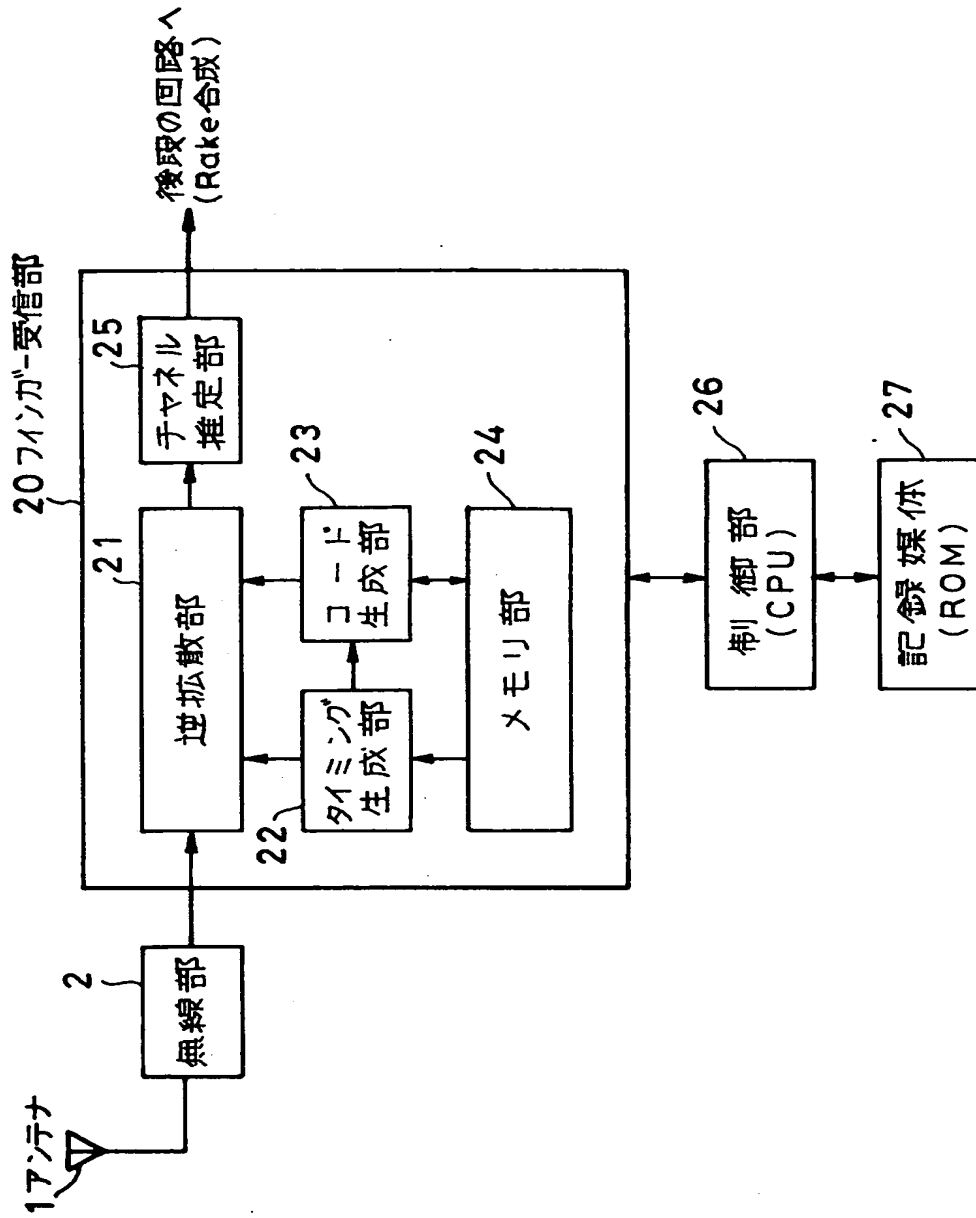
33, 330 メモリインターフェース

【書類名】 図面

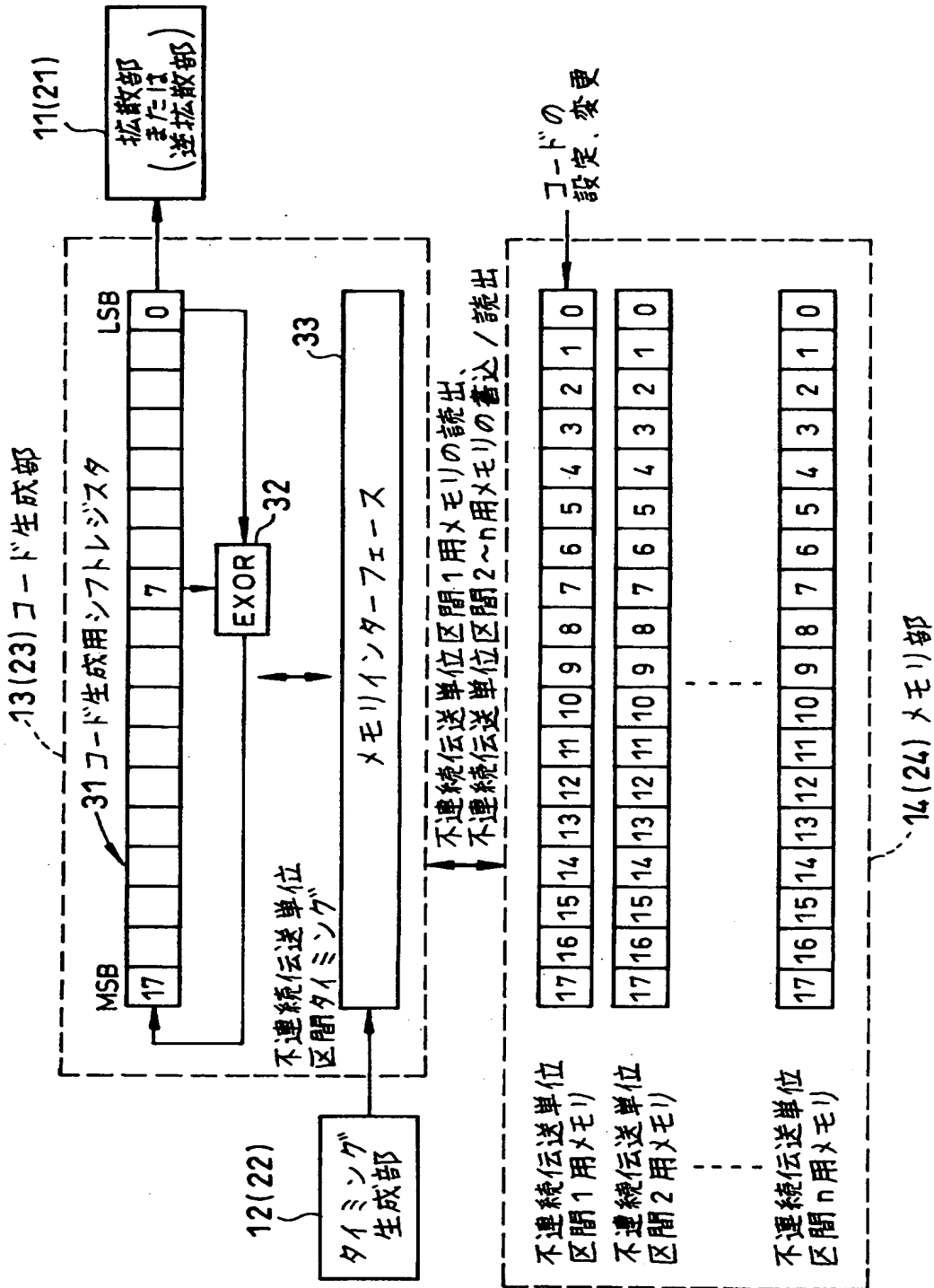
【図 1】



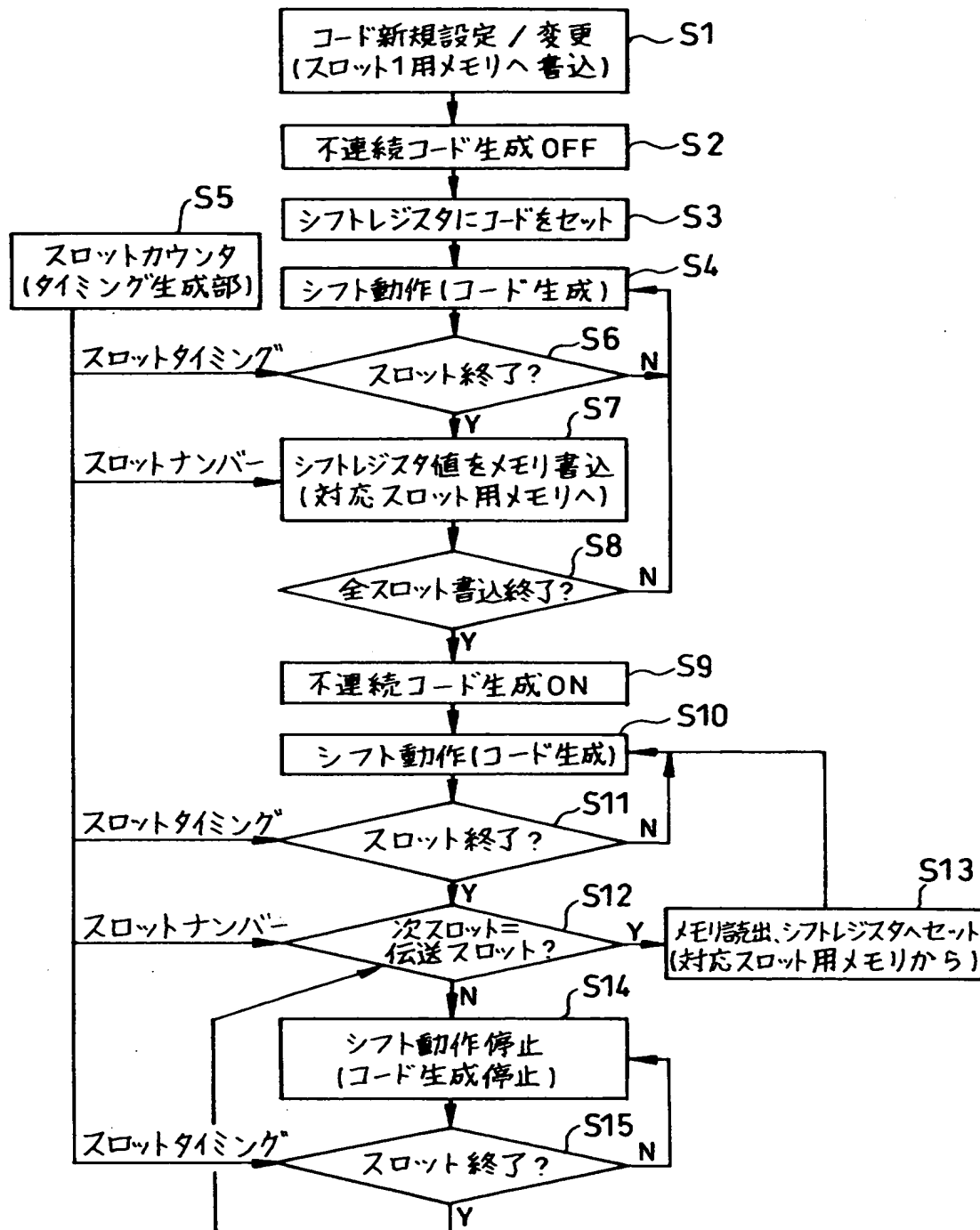
【図 2】



【図 3】

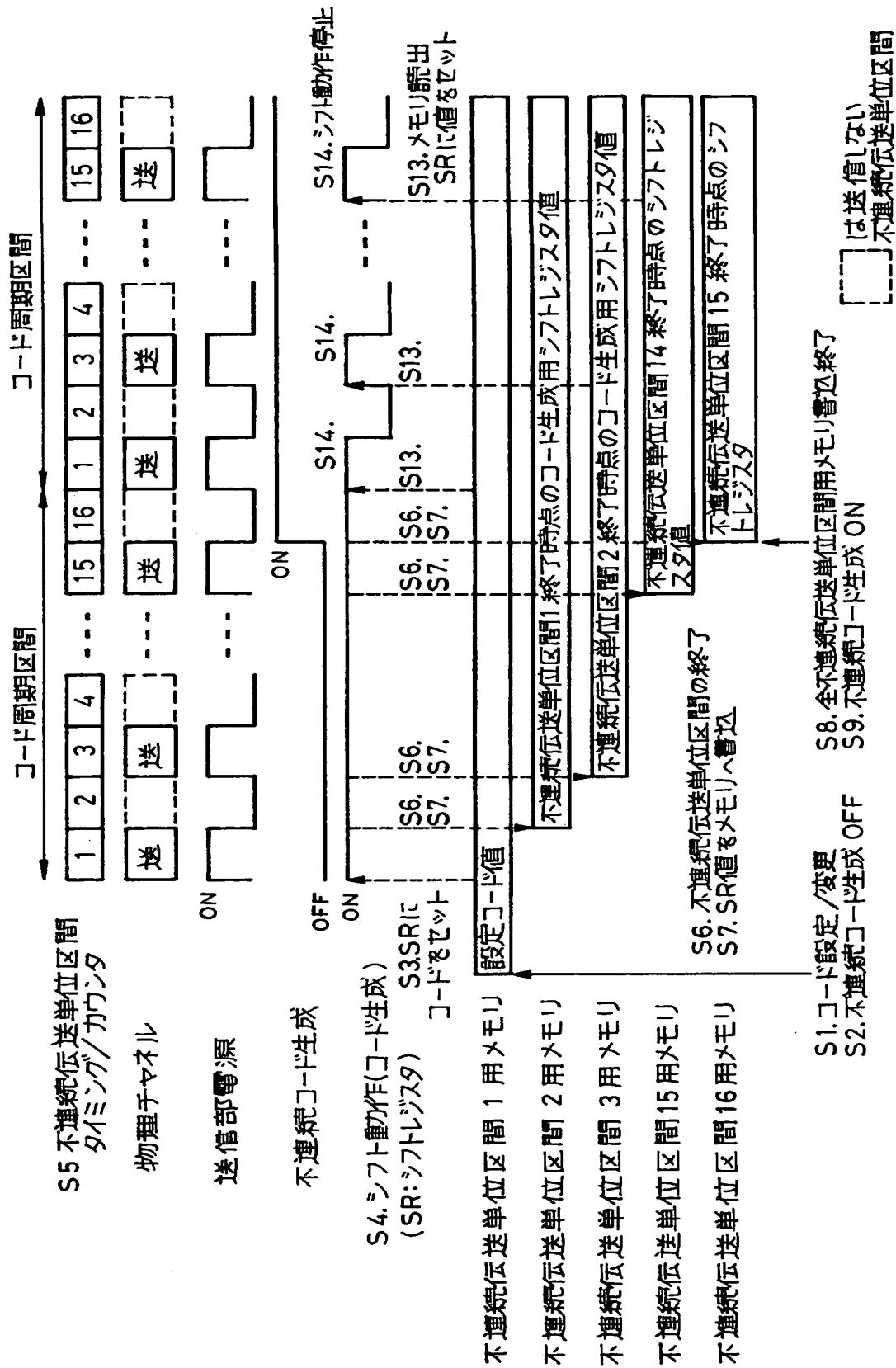


【図4】

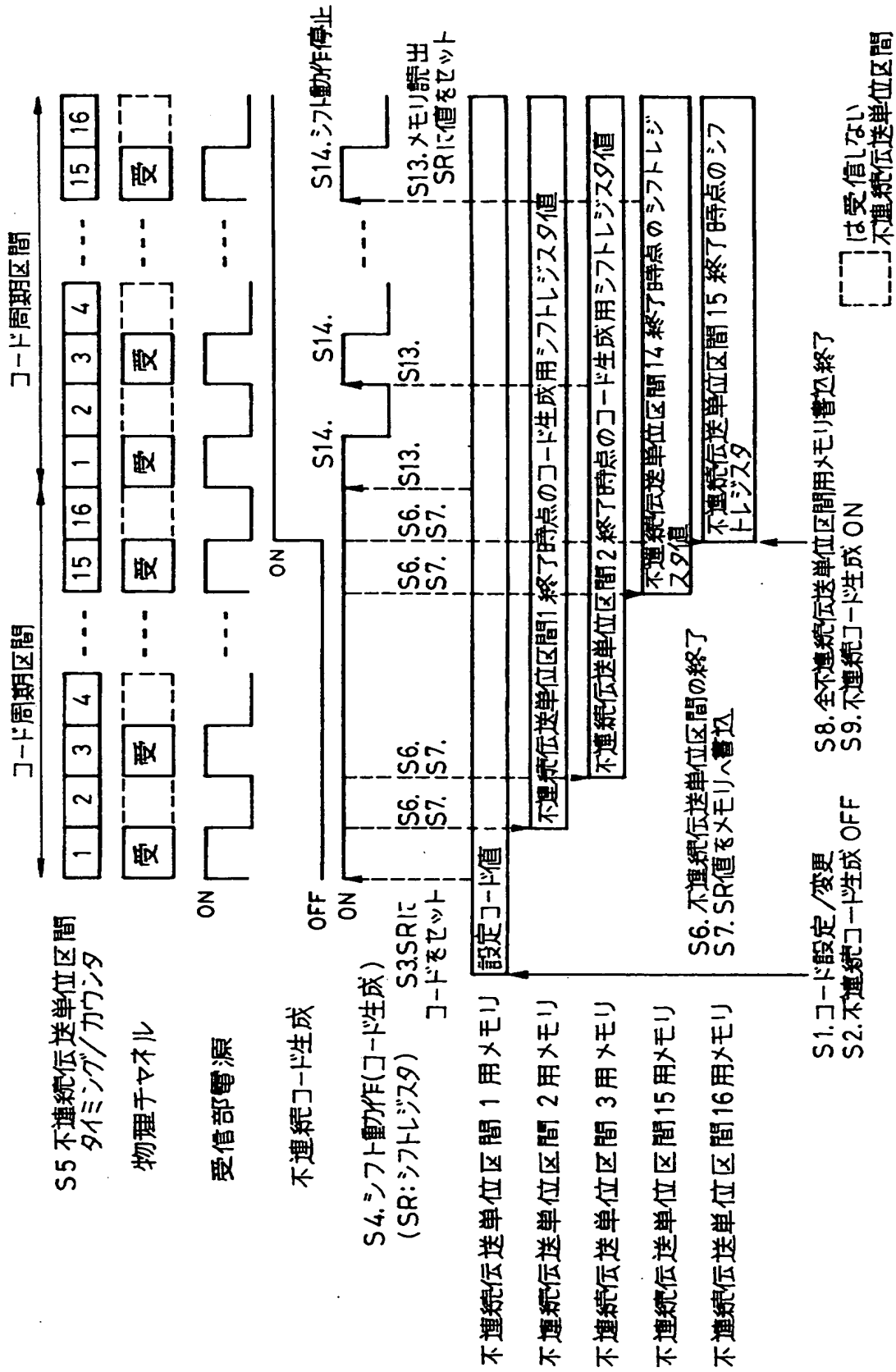


(注) スロットとは不連続伝送単位区間を意味する

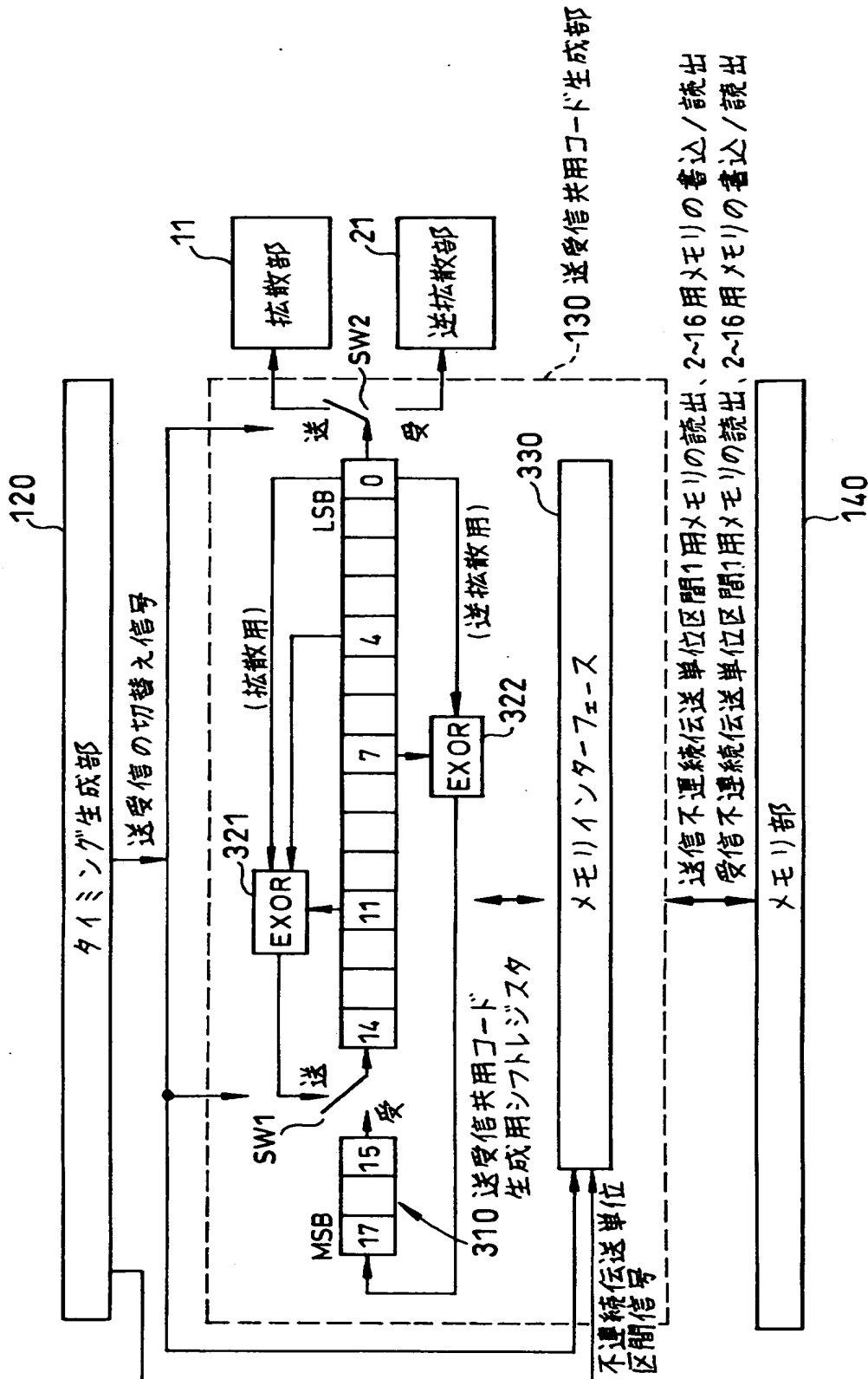
【圖 5】



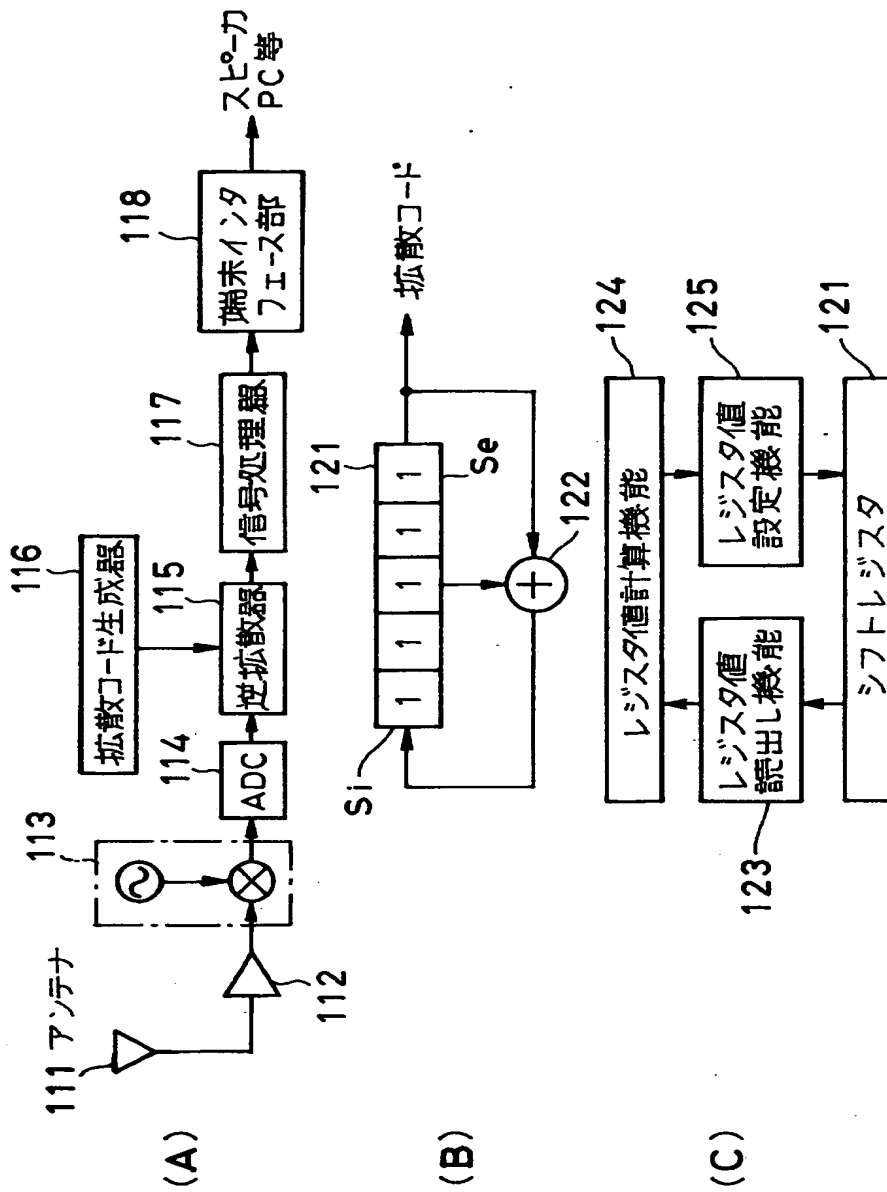
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 C D M A 方式の移動通信端末装置において、不連続な送信動作を行う場合に、送信を行わない時間区間においてはコード生成器の動作を停止せしめて余分な消費電流の浪費を防止可能とした送受信回路を得る。

【解決手段】 送信動作を開始後または送信に必要なコードを変更後、最初のコード周期区間においては、コード生成用シフトレジスタを連続で動作させ送信データのコードによる処理を行う。この時、全ての不連続伝送単位区間の先頭タイミングでのコード生成用シフトレジスタの値をメモリに記憶しておく。その後、2 番目以降のコード周期区間においては、送信を行う不連続伝送単位区間の先頭タイミングでメモリに記憶された不連続伝送単位区間用のシフトレジスタ値を読み出し、その値をコード生成用シフトレジスタにセットしてシフト動作させ送信データのコードによる処理を行う。送信を行わない不連続伝送単位区間ではコード生成用シフトレジスタの動作を停止する。

【選択図】 図 5

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社